

Programa de Asignatura

1. Identificación Asignatura

Nombre:	Arquitectura de Computadores		Código:	IF1014
Carrera:	Ingeniería Civil Informática	Unidad Académica:	Ciencias Naturales y Tecnología	
Ciclo Formativo:	Ciclo Licenciatura	Línea formativa:	Especializada	
Semestre	VI	Tipo de actividad:	Obligatoria	
N° SCT:	3	Horas Cronológicas Semanales		
		Presenciales:	3	Trabajo Autónomo:
Pre-requisitos	Teoría de la Computación			

2. Propósito formativo

El curso "Arquitectura de Computadores" tiene como objetivo principal que los estudiantes desarrollen una comprensión integral de los conceptos fundamentales que subyacen en la evolución y el diseño de las arquitecturas de sistemas computacionales modernos. A través de este curso, los estudiantes explorarán tanto los principios organizativos como las relaciones funcionales entre los diferentes componentes de hardware y software que conforman un sistema computacional.

En la primera parte del curso, se abordan los elementos esenciales de la estructura y funcionamiento de los computadores, comenzando con una introducción a la clasificación de las computadoras, su evolución tecnológica, y los principios básicos de la arquitectura de la CPU. Los estudiantes adquirirán conocimientos sobre el procesamiento de datos, los sistemas de información, y las operaciones fundamentales que forman la base de la computación moderna.

La segunda parte del curso se enfoca en la lógica digital y el álgebra de Boole, estableciendo el puente hacia la programación en VHDL, un lenguaje clave para el diseño y la implementación de sistemas digitales en FPGAs. Aquí, los estudiantes aplicarán sus conocimientos teóricos en proyectos prácticos, simulando y construyendo circuitos lógicos combinacionales y secuenciales.

Avanzando en el curso, los estudiantes se sumergirán en el diseño de una computadora digital, aprendiendo a programar en VHDL y a utilizar FPGAs como plataforma para implementar módulos de cálculo y simular ciclos de instrucciones de la CPU. Este bloque del curso subraya la importancia de comprender la relación entre el diseño del hardware y la ejecución de instrucciones en un sistema computacional.

Finalmente, el curso explora las memorias y procesadores avanzados, incluyendo arquitecturas paralelas y multiprocesadores. Los estudiantes aplicarán sus conocimientos en proyectos que incluyen la implementación de arquitecturas avanzadas en FPGAs, con un enfoque especial en la gestión de memoria y la eficiencia en el procesamiento.

Este curso no solo proporciona una base teórica sólida, sino que también prepara a los estudiantes para el desarrollo práctico en sistemas computacionales avanzados. Es un prerrequisito fundamental para el curso de "Sistemas Operativos", que se imparte en el séptimo semestre, asegurando que los estudiantes estén bien equipados para analizar, diseñar, y optimizar sistemas computacionales complejos en su futuro profesional.

3. Contribución al perfil de egreso

Esta asignatura contribuye a los siguientes desempeños o resultados de aprendizaje globales declarados en el Perfil de Egreso de la carrera:

1. Evalúa la implementación de soluciones computacionales, utilizando métodos analíticos y experimentales, para estudiar su eficiencia en virtud de distintas plataformas y lenguajes utilizados.

4. Resultados de aprendizaje específicos

Resultado de Aprendizaje Específico	Criterios de evaluación	Evidencia
<p>RA1. Comprende y aplica los principios organizativos de los sistemas computacionales, identificando y explicando las relaciones y funciones de sus distintos componentes de hardware y software, con énfasis en su implementación y funcionamiento en arquitecturas modernas.</p>	<p>1.1. Evalúa y describe las relaciones funcionales básicas entre los componentes principales de los sistemas computacionales (CPU, memoria, dispositivos de E/S), identificando cómo estos interactúan para ejecutar operaciones computacionales de manera eficiente.</p> <p>1.2. Demuestra comprensión y aplicación de los principios organizativos fundamentales de los sistemas computacionales, analizando casos específicos donde se optimizan estos principios para mejorar el rendimiento y la eficacia del sistema.</p> <p>1.3. Analiza y compara las relaciones funcionales entre los dispositivos de entrada/salida, el procesador, y las distintas capas de memoria, proponiendo mejoras o alternativas que optimicen la comunicación y la gestión de datos dentro del sistema.</p>	<p>Laboratorios, guías de ejercicio.</p>
<p>RA2. Diseña y programa módulos de bajo nivel para sistemas computacionales utilizando lenguajes de descripción de hardware, como VHDL, y evalúa su eficiencia y funcionalidad en entornos de simulación y plataformas FPGA.</p>	<p>2.1. Demuestra comprensión avanzada de los principios de operación de lenguajes de alto nivel, analizando cómo estos principios se traducen y optimizan en la programación de bajo nivel, particularmente en la interacción directa con el hardware.</p> <p>2.2. Diseña y desarrolla software para la programación de bajo nivel de sistemas computacionales, utilizando lenguajes de descripción de hardware como VHDL. Evalúa la funcionalidad, eficiencia y optimización del código a través de simulaciones y pruebas en entornos de hardware reales, como FPGAs.</p>	<p>Laboratorios, guías de ejercicio.</p>
<p>RA3. Analiza y evalúa el rendimiento y la eficiencia de tecnologías y sistemas computacionales, integrando conocimientos sobre</p>	<p>3.1 Analiza y explica de manera crítica la interrelación existente entre los distintos componentes de software y hardware de los sistemas computacionales, demostrando</p>	<p>Laboratorios, guías de ejercicio.</p>

<p>arquitecturas avanzadas, paralelismo y gestión de memoria en la optimización de soluciones computacionales.</p>	<p>cómo estas interacciones impactan en el rendimiento y la eficiencia del sistema. Además, propone mejoras o alternativas basadas en un entendimiento profundo de las dependencias y colaboraciones entre software y hardware en contextos específicos.</p>	
--	--	--

5. Unidades de Aprendizaje

<p>1. Evolución del Procesamiento de Datos y Fundamentos de Arquitectura</p> <p>1.1. Introducción y clasificación de las computadoras 1.2. Introducción y evolución tecnológica (incluyendo la Ley de Moore) 1.3. Procesamiento de datos y sistemas de información 1.4. Introducción a la arquitectura de una CPU (enfoque en implementación digital)</p>
<p>2. Álgebra de Boole, Lógica Digital e Introducción a VHDL</p> <p>2.1. Operadores de álgebra de Boole y su implementación en sistemas digitales 2.2. Tablas de verdad, funciones booleanas, y compuertas lógicas 2.3. Introducción a VHDL: Sintaxis básica y conceptos fundamentales 2.4. Implementación de circuitos lógicos combinacionales en VHDL y simulación en FPGA</p>
<p>3. Diseño de Computadoras Digitales y Programación Avanzada en VHDL</p> <p>3.1. Programación de FPGA: Flujos de trabajo y herramientas de desarrollo 3.2. Diseño de módulos de cálculo en VHDL (ALU, FPU) 3.3. Ciclo de instrucciones de la CPU y su relación con los circuitos lógicos (implementación en VHDL) 3.4. Proyecto de diseño de una computadora digital en FPGA (incluye integración de módulos y simulación)</p>
<p>4. Memorias, Procesadores Avanzados y Arquitecturas Paralelas en FPGA</p> <p>4.1. Clasificación y jerarquía de memorias (RAM, Caché) en FPGA 4.2. Introducción a arquitecturas paralelas (SISD, SIMD, MIMD, etc.) 4.3. Implementación de procesadores avanzados en FPGA (incluyendo GPUs) 4.4. Proyecto piloto de aplicación de arquitecturas avanzadas y gestión de memoria en FPGA</p>

6. Recursos de Aprendizaje

<p>Bibliografía:</p> <p>B1: David A. Patterson and John L. Hennessy, "Computer Organization and Design: The Hardware/Software Interface", Quinta edición, https://ict.iitk.ac.in/wp-content/uploads/CS422-Computer-Architecture-ComputerOrganizationAndDesign5thEdition2014.pdf</p> <p>B2: Stallings, W. Prieto Campos, B. y Cañas Vargas, A. (2005). Organización y arquitectura de computadores (7a. ed.). Pearson Educación. https://elibro.net/es/lc/uaysen/titulos/55577</p> <p>B3: Quiroga, I. P. (2010). <i>Arquitectura de computadoras</i>. Ciudad Autónoma de Buenos Aires, Argentina: Alfaomega Grupo</p>
--

Editor Argentino.

Recursos materiales e infraestructura:

- Laboratorio de computación.
- Acceso a Ucampus.

Computadores debidamente equipados para utilizar lenguajes de alto nivel (por ej.: Python, Verilog, VHDL).

7. Comportamiento y ética académica:

Se espera que, en el marco de sus actividades académicas y estudiantiles, los estudiantes demuestren un compromiso inquebrantable con los estándares de ética y honestidad académica que distinguen a nuestra comunidad universitaria. Este compromiso debe reflejarse en todas las acciones y trabajos realizados dentro del ámbito de la Universidad de Aysén, siguiendo rigurosamente las directrices establecidas en el Reglamento de Estudiantes, particularmente lo indicado en los artículos 23°, 24°, y 26°.

Además, es imperativo que todas las acciones se alineen con los reglamentos institucionales aplicables y las normativas internas vigentes, incluido el código de ética de la universidad. Estos documentos no solo rigen nuestros comportamientos cotidianos sino que también establecen las expectativas para nuestra convivencia y trabajo académico.

Cualquier infracción a estos principios de honestidad académica, detectada durante la realización, presentación, o entrega de cualquier actividad evaluativa del curso, acarreará consecuencias serias. Estas incluyen la suspensión inmediata de la actividad en cuestión y la asignación de la nota mínima posible (1.0) como reflejo de la gravedad del acto. Esta política se aplica de manera estricta y sin excepciones, reafirmando nuestro compromiso con una formación académica íntegra y responsable.

Planificación del curso



8. Responsables:

Académico (s) Responsable (s) y equipo docente	Profesor: Johnny Valencia C		
Contacto	Correo: johnny.valencia@uaysen.cl		
Año	2024	Periodo Académico	Segundo semestre
Horario clases	Cátedra: Vi 8.30 – 11.45 hrs. Sesión Prácticas: Vi 10.15 – 11.45 hrs.	Horario de atención estudiantes	Contactar previamente al profesor mediante email. Disponible Ma 14.30 – 16.00 Vi 14.30 – 16.00
Sala / Campus	Sala Virtual Ucampus		

9. Metodología de Trabajo:

En el curso se contemplan cuatro tipos de actividades docentes, las cuales se asocian a requerimientos de sala y al nivel de intervención del profesor/ayudante:

Actividad docente	Descripción	Intervención del profesor/ayudante	Requerimiento de sala
Exposición conceptual	El profesor introduce los fundamentos preliminares de Arquitectura de Computadores y conceptos esenciales para el desarrollo de habilidades prácticas, con una participación activa en el aula tradicional o entornos virtuales.	Alta	Sala de clases UCampus Online UCampus Offline
Programación expositiva	Mediante la resolución de problemas específicos de Arquitectura de Computadores, el profesor guía a los estudiantes a profundizar en el entendimiento de conceptos clave, empleando ejemplos prácticos en un entorno de sala de clases o plataformas online.	Alta	Sala de clases UCampus Online UCampus Offline
Programación tutorial	Esta modalidad incorpora pausas estratégicas en la exposición, permitiendo a los estudiantes completar tareas específicas bajo la supervisión del docente, favoreciendo el aprendizaje interactivo en laboratorios de computación o con uso de equipos personales	Media	Laboratorio de computación Computador persona
Actividad práctica / Programación autónoma	Fomenta la independencia de los estudiantes al enfrentar y resolver desafíos de Arquitectura de Computadores, en grupos o individualmente, con mínima intervención docente, ideal para el trabajo en laboratorios de computación o mediante dispositivos personales.	Baja	Laboratorio de computación Computador persona

Durante el semestre, **se programarán evaluaciones menores** en cualquier momento, con el fin de revisar y reforzar los conocimientos adquiridos hasta la fecha. Estas evaluaciones podrán adoptar diversas formas:

- **Control (Quiz):** Evaluación, ya sea individual o en grupo, realizada en papel durante los primeros 45 minutos de la clase.
- **Trabajo en Clase:** Actividad evaluativa individual o grupal, llevada a cabo en computadora. Podrá ocupar los primeros 45 minutos o extenderse durante toda la sesión.

- **Entrega de Tareas:** Evaluación grupal realizada en computadora y fuera del horario de clase, promoviendo el trabajo colaborativo y la gestión del tiempo.

Adicionalmente, como componente de la calificación final, los estudiantes deberán presentar, un proyecto que abarque el análisis, diseño e implementación de una solución tecnológica. Para esta tarea, se proporcionará un instructivo detallado que guiará a los estudiantes en su preparación y entrega, el desarrollo del proyecto se gestará durante todo el semestre, evidenciando una metodología clara de forma progresiva.

10. Evaluaciones:

Evaluación	Ponderaciones específicas	Ponderación nota presentación
Pruebas de cátedra	<ul style="list-style-type: none"> • Prueba 1 (P1): 40% • Prueba 2 (P2): 40% • Quiz (Q1): 20% 	80%
Evaluaciones menores	El promedio simple entre las notas consideradas corresponde al 100%.	20%

Calificación final:

- Nota de presentación: 70%
- Examen Final: 30 % (Exposición de proyecto de aplicación)

Requisito de Aprobación

- Asistencia: 65%
- Nota Final: 4,0
- La entrega de cualquiera de las evaluaciones indicadas en el programa de la asignatura por fuera del plazo definido serán evaluadas con nota mínima (1,0).
- Sólo para el caso de las evaluaciones presenciales, se permitirá comenzar con un atraso máximo de 15 minutos después de comenzada la misma. El tiempo de retraso no se podrá recuperar. Aquel/la estudiante que se presente a rendir la evaluación después de pasados los 15 minutos, se evaluará con nota mínima (1,0).
- En caso de inasistencia o no entrega en plazo de alguna evaluación, se podrán justificar mediante el mismo procedimiento antes descrito para la justificación de inasistencias actividades lectivas.
- Las clases teóricas tienen un 65% de asistencia mínima obligatoria, siguiendo el mínimo requerido por el Reglamento General de Estudios de Pregrado. La asistencia a las clases prácticas (laboratorios y terrenos) es del 100%. El no cumplimiento de estos porcentajes de asistencia será causal de reprobación de la asignatura.
- En casos debidamente justificados ante el Registro Académico, el/ la estudiante que no haya asistido a una salida a terreno o laboratorio tendrá derecho a rendir examen. Se considerarán debidamente justificadas las inasistencias ante el Registro Académico aquellas que estén respaldadas con certificados médicos, laborales o algún documento validado por la Unidad de Acceso y Desarrollo Estudiantil. Las actividades de terrenos y laboratorios no podrán ser recuperadas.
- Se permitirá el ingreso posterior a la hora de inicio con un máximo de 15 minutos, siempre y cuando no sea una acción repetida por la/el estudiante (se aceptará máximo de 3 veces). Para las salidas a terreno, el tiempo de espera máximo será de 5 minutos. Para casos donde las actividades lectivas contemplen más de un módulo, el/la estudiante que no haya asistido al módulo anterior, podrá ingresar al comienzo del nuevo módulo.
- En caso de que ningún estudiante se presente a la actividad lectiva después de 15 minutos de comenzada, ésta se suspenderá. Los contenidos programados para dicha actividad se darán por dictados, será responsabilidad del estudiante ponerse al día con los contenidos de dicha clase. Los contenidos de dicha clase, y ejercicios, si así lo hubiera, serán enviados para ser realizados como trabajo autónomo.

Otros aspectos asociados al funcionamiento del curso:

- Toda la coordinación del curso (comunicaciones, actualización de notas, material, etc.) será realizada a través de UCampus.
- **Es deber del estudiante mantenerse informado de las noticias, avisos y material entregado por el profesor a través de estos medios, se sugiere instalar en su dispositivo móvil la aplicación de UCampus.**
- Recordar que los correos electrónicos serán respondidos en horario laboral (lunes a viernes de 9:00 a 18:00hs), no se responderán correos fuera de ese horario.
- Durante el desarrollo de las actividades lectivas, los teléfonos celulares deberán estar en silencio y guardados, a menos que el/la profesor/a específicamente requiera de estos equipos para la realización de su clase o durante algunos casos excepcionales conversados previamente con el/la docente a cargo.
- Las actividades lectivas se dictarán de forma presencial, salvo excepciones sujeto a contingencias presentes durante el transcurso de la asignatura.

11. Planificación de las actividades de enseñanza- aprendizaje y de evaluación:

Semana	Resultado (s) de Aprendizaje (*)	Tema (Unidades de aprendizaje) y actividades	Recursos utilizados o lecturas (*)	Actividad(es)
1	RA1	Introducción y clasificación de las computadoras <ul style="list-style-type: none"> • Presentación del curso, objetivos y estructura. • Clasificación de computadoras (mainframes, servidores, PCs, dispositivos móviles). 	B1, B2, B3	
2	RA1	Introducción y evolución tecnológica (incluyendo la Ley de Moore) <ul style="list-style-type: none"> • Ley de Moore y su impacto en la evolución de los computadores. • Avances tecnológicos clave en la arquitectura de computadoras. 	B1, B2, B3	
3	RA1	Procesamiento de datos y sistemas de información <ul style="list-style-type: none"> • Principios básicos del procesamiento de datos. • Sistemas de información y su relevancia en la computación moderna. 	B1, B2, B3	
4	RA1, RA2	Introducción a la arquitectura de una CPU (enfoque en implementación digital) <ul style="list-style-type: none"> • Estructura interna de la CPU: ALU, registros, unidad de control. • Implementación digital y su importancia en la arquitectura de una CPU. 	B1, B2, B3	

5	RA1, RA2	Operadores de álgebra de Boole y su implementación en sistemas digitales <ul style="list-style-type: none"> • Introducción al álgebra de Boole. • Operadores básicos y su implementación en circuitos digitales. 	B1, B2, B3	
6	RA1, RA2	Tablas de verdad, funciones booleanas, y compuertas lógicas <ul style="list-style-type: none"> • Construcción de tablas de verdad. • Diseño de funciones booleanas y su implementación en compuertas lógicas. 	B1, B2, B3	Prueba (P1) (13 de septiembre del 2024)
7	RA1, RA2	Introducción a VHDL: Sintaxis básica y conceptos fundamentales <ul style="list-style-type: none"> • Introducción a VHDL: estructura de un programa VHDL. • Conceptos fundamentales de VHDL: entidades, arquitecturas, señales. 	B1, B2, B3	
8	RA1, RA2	Implementación de circuitos lógicos combinacionales en VHDL y simulación en FPGA <ul style="list-style-type: none"> • Diseño y simulación de circuitos combinacionales en VHDL. • Uso de FPGA para implementar los circuitos diseñados. 	B1, B2, B3	
9	RA2, RA3	Programación de FPGA: Flujos de trabajo y herramientas de desarrollo <ul style="list-style-type: none"> • Introducción a las herramientas de desarrollo para FPGA. • Flujos de trabajo típicos en la programación de FPGAs. 	B1, B2, B3	
10	RA2, RA3	Diseño de módulos de cálculo en VHDL (ALU, FPU) <ul style="list-style-type: none"> • Diseño y programación de una ALU en VHDL. • Introducción al diseño de una FPU en VHDL. 	B1, B2, B3	
11	RA2, RA3	Ciclo de instrucciones de la CPU y su relación con los circuitos lógicos (implementación en VHDL) <ul style="list-style-type: none"> • Análisis del ciclo de instrucciones de la CPU. • Implementación en VHDL del ciclo de instrucciones y su relación con los circuitos lógicos. 	B1, B2, B3	Prueba (P2) (25 de Octubre del 2024)
12	RA2, RA3	Proyecto de diseño de una computadora digital en FPGA		

		(incluye integración de módulos y simulación) <ul style="list-style-type: none"> • Diseño e integración de módulos en VHDL. • Simulación y prueba del diseño completo de una computadora digital en FPGA. 		
13	RA2, RA3	Clasificación y jerarquía de memorias (RAM, Caché) en FPGA <ul style="list-style-type: none"> • Tipos y clasificación de memorias en sistemas computacionales. • Implementación y manejo de caché en FPGAs. 	B1, B2, B3	
14	RA2, RA3	Introducción a arquitecturas paralelas (SISD, SIMD, MIMD, etc.) <ul style="list-style-type: none"> • Conceptos básicos de arquitecturas paralelas. • Ejemplos y aplicaciones de SISD, SIMD, MIMD en sistemas digitales. 	B1, B2, B3	
15	RA3	Implementación de procesadores avanzados en FPGA (incluyendo GPUs) <ul style="list-style-type: none"> • Diseño y simulación de procesadores avanzados en FPGA. • Introducción a la implementación de GPUs en FPGA. 	B1, B2, B3	Quiz 1 (Q1) (15 de noviembre del 2024)
16	RA3	Proyecto piloto de aplicación de arquitecturas avanzadas y gestión de memoria en FPGA <ul style="list-style-type: none"> • Desarrollo de un proyecto final integrando arquitecturas avanzadas y gestión de memoria en FPGA. • Presentación y evaluación del proyecto. 	B1, B2, B3	
17		Periodo de exámenes		Exposición del proyecto de aplicación (5 al 18 de Diciembre del 2024)
18		Periodo de exámenes		Exposición del proyecto de aplicación (5 al 18 de Diciembre del 2024)

(* Para referencias de Resultados de Aprendizaje y Recursos, consultar el programa del curso.